

Układy sekwencyjne

1. Czas trwania: 6h

2. Cele ćwiczenia

- Poznanie zasad działania podstawowych typów przerzutników: RS, D-latch, D, T, JK-MS.
- Poznanie zasad działania rejestrów i liczników.
- Projekt, montaż i sprawdzenie działania zadanego układu sekwencyjnego.

3. Wymagana znajomość pojęć

- sekwencyjna funkcja logiczna,
- synchroniczność i asynchroniczność przerzutników,
- analiza działania przerzutnika RS,
- symbole, budowa, zasada działania i tabela przejść przerzutników,
- rejestr,
- dzielnik częstotliwości,
- licznik asynchroniczny,
- licznik synchroniczny,
- licznik liczący w górę i w dół,
- licznik binarny i modulo-N.

4. Wstęp

Układ sekwencyjny to układ, w którym stan wyjścia Y ($Y=(Y_1, Y_2, \dots, Y_n)$) zależy od stanu wejścia ($X=(X_1, X_2, \dots, X_n)$) w danej chwili t i stanu wejścia w chwilach poprzednich ($t-1, t-2, \dots$).

$$Y^t = f(X^t, X^{t-1}, X^{t-2}, \dots, X^0)$$

Układy sekwencyjne posiadają cechę pamięci (*stan wewnętrzny*). Stan wewnętrzny A określony jest przez stany Q_i elementów pamiętających ($A=(Q_1, Q_2, \dots, Q_n)$). Związki pomiędzy stanem wejścia, stanem wewnętrznym i stanem wyjścia opisane są za pomocą funkcji *przejść* (δ) i funkcji *wyjść* (λ).

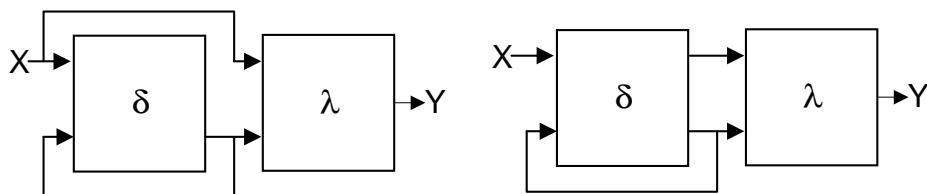
Stan wyjścia układu może zależeć od stanu wewnętrznego i stanu wejścia (tzw. automat Mealy'ego):

$$Y^t = \lambda(A^t, X^t)$$

lub (co jest często spotykane w praktyce) tylko od stanu wewnętrznego (automat Moore'a):

$$Y^t = \lambda(A^t)$$

Układ realizujący funkcję wyjść (λ) jest układem kombinacyjnym a blok (δ) realizuje pamięć.

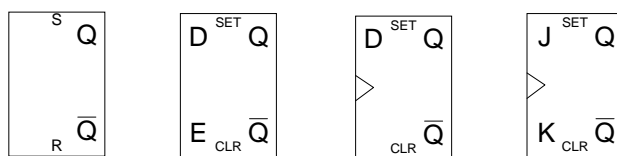


Rys. 1 Automat Mealy'ego i automat Moore'a

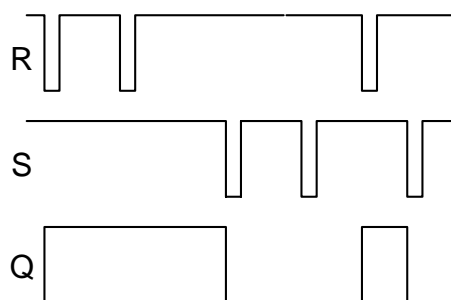
W automatach synchronicznych stan wejść może zmieniać stan wewnętrzny tylko w chwili pojawienia się sygnału synchronizującego (taktu zegara). Automaty asynchroniczne nie posiadają zegara a stan wewnętrzny może się zmieniać bezpośrednio pod wpływem stanu wejść.

Podstawowym elementem budulcowym układów sekwencyjnych są przerzutniki. W zależności od konstrukcji wyróżnia się przerzutniki: RS, D-latch, D, T oraz JK. Działanie przerzutników można przedstawiać za pomocą tabel przejść lub graficznie przedstawiając przebiegi czasowe wejść i wyjść.

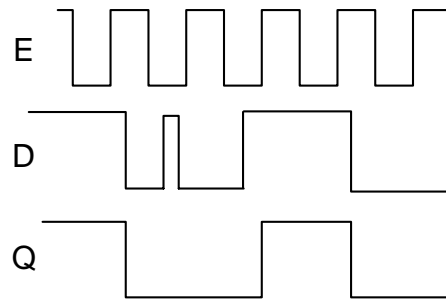
Zgodnie z teorią automatów układ kombinacyjny jest szczególnym przypadkiem układu sekwencyjnego.



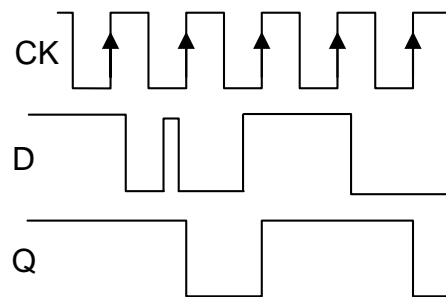
Rys. 2. Symbole przerzutników RS, Latch, D i JK.



Rys. 3 Przykładowe przebiegi czasowe w przerzutniku RS.



Rys. 4 Przykładowe przebiegi czasowe w przerzutniku D-latch.



Rys. 5 Przykładowe przebiegi czasowe w przerzutniku D.

Przerzutniki stanowią podstawowy element budulcowy układów większej skali integracji. W szczególności wyróżnia się: liczniki, rejestry, pamięci.

4.1 Licznik

Licznik służy do zliczania impulsów. W zależności od konstrukcji wyróżnia się liczniki: asynchroniczne, synchroniczne, binarne, modulo-N, liczące „w przód”, rewersyjne, itp.

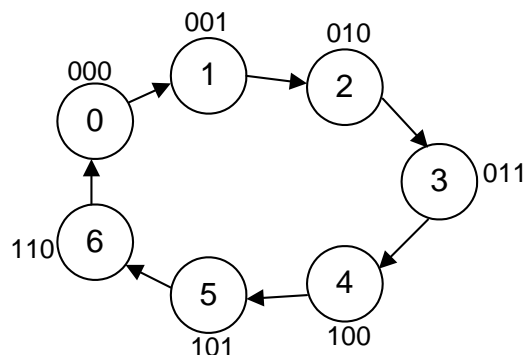
4.2 Rejestr

Rejestr służy do przechowywania informacji. W zależności od konstrukcji sposobu wprowadzania informacji wyróżnia się rejestry: równoległe, szeregowo, przesuwne, itp. Rozwinięciem rejestru jest pamięć, która jest zespołem rejestrów. W zależności od sposobu wykonania wyróżnia się wiele rodzajów pamięci (ROM, EPROM, EEPROM, FLASH, SRAM, DRAM, itp.).

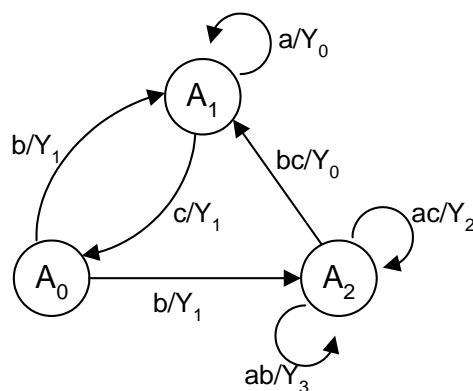
4.3 Projektowanie układów sekwencyjnych.

Projektując układ sekwencyjny należy zaprojektować zarówno funkcję przejść jak i wyjść oraz określić rodzaj automatu (Moore'a lub Mealy'ego). W ogólności procedura projektowania, w szczególności automatów asynchronicznych jest pracochłonna.

Jedną z metod przedstawiania działania układu sekwencyjnego jest graf stanów. Graf można realizować zarówno jako automat Mealy'ego jak i Moore'a. Wierzchołki grafu odpowiadają stanom wewnętrznym (A) a łuki przejściom między stanami. W przypadku automatu Moore'a stany wyjść (Y) zaznacza się bezpośrednio przy wierzchołkach a w przypadku automatu Mealy'ego przy łukach. Przy łukach automatu Mealy'ego zaznacza się również stany wejść.



Rys. 6 Przykładowy graf Moore'a 3 bitowego licznika synchronicznego.



Rys. 7 Przykładowy graf synchronicznego automatu Mealy'ego

Na rys. 6 przedstawiono graf Moore'a dla 3 bitowego licznika liczącego od 0 do 6 (stany wewnętrzne A i stany wyjść $Y=(Y_1, Y_2, Y_3)$ zaznaczono wartościami liczbowymi). Na rys. 7 przedstawiony jest przykładowy graf automatu Mealy'ego. Automat ten ma trzy stany wewnętrzne (A_0, A_1, A_2), cztery stany wyjściowe (Y_0, Y_1, Y_2, Y_3) oraz trzy wejścia (a, b, c). Innym sposobem przedstawienia działania układu jest tabela przejść (tab.1). Z lewej strony tabeli przejść automatu Moore'a wypisane są wszystkie stany wewnętrzne a z prawej stan wyjść układu. Tabela automatu Mealy'ego, która musi uwzględnić również stan wejść jest bardziej skomplikowana.

A^t	A^{t+1}	Y
0	1	000
1	2	001
2	3	010
3	4	011
4	5	100
5	6	101
6	0	110

Tab. 1 Tabela przejść 3 bitowego automatu Moore'a z rys 6.

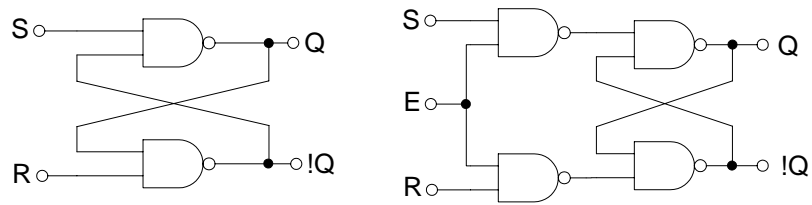
Na podstawie tablicy przejść i informacji o rodzaju zastosowanych, jako pamięć, przerzutników można wyznaczyć tabelę wzbudzeń, która realizowana jako układ kombinacyjny określa wzajemne połączenia poszczególnych przerzutników.

Współcześnie automaty projektuje się przy użyciu specjalizowanych języków programowania (np. VHDL) lub składając gotowe bloki funkcjonalne. Układy sekwencyjne można również realizować w postaci sterowników mikroprocesorowych.

5. Zadania pomiarowe

5.1. Badanie działania asynchronicznego przerzutnika RS.

Korzystając z bramek NAND (NOR) zmontować przerzutnik RS. Podając na wejścia R i S stany logiczne 0 i 1 sprawdzić działanie przerzutnika RS. Wyniki pomiaru przedstawić w postaci tabeli przejść i przebiegów czasowych. Wyjaśnić działanie przerzutnika w szczególności pojęcie stanu zabronionego. Zmodyfikować przerzutnik RS tak, aby otrzymać synchronizowany przerzutnik RS. Wyjaśnić znaczenie sygnału E.



Rys. 8. Przerzutnik RS i synchronizowany przerzutnik RS.

S	R	Q_{n-1}	Q_n
1	1		
0	1		
1	1		
1	0		
...	...		

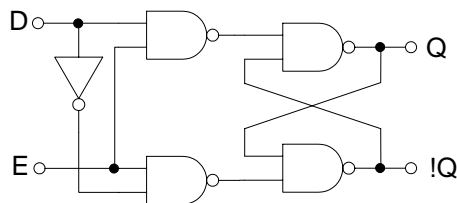
Tab. 2. Tabela przejść przerzutnika RS.

S	R	E	Q_{n-1}	Q_n
0	0	0		
0	0	1		
0	1	0		
0	1	1		
...	...			

Tab. 3. Tabela przejść synchronizowanego przerzutnika RS.

5.2. Badanie działania przerzutnika D-latch.

Zmontować z bramek NAND przerzutnik D-latch i sprawdzić jego działanie. Wynik pomiaru przedstawić w postaci tabeli przejść i przebiegów czasowych. Wyjaśnić funkcję wejść D i E.



Rys. 9. Przerzutnik D-latch wykonany z bramek NAND.

D	E	Q_{n-1}	Q_n
0	0		
0	1		
1	0		
1	1		
...	...		

Tab. 4. Tabela przejść przerzutnika D-latch.

5.3. Badanie działania przerzutników scalonych.

W celu badania działania przerzutnika D 7474 należy do jego wejścia zegarowego podawać pojedyncze zbocza (zbocze rosnące i zbocze opadające) generowane przełącznikiem znajdującym się na konsolkach. Aby generować pojedyncze zbocze, z pominięciem gotowego impulsatora, można zmontować pomocniczy układ przerzutnika RS. Wyniki pomiarów przedstawić w postaci tabeli przejść i przebiegów czasowych.

Przy którym zboczu sygnału CK przerzutnik D zmienia swój stan? Porównać działanie przerzutnika D z wcześniej sprawdzanym przerzutnikiem D-latch. Wyjaśnić, dlaczego pomiar niema sensu, jeżeli wejście zegarowe CK będzie sterowane ręcznie z pominięciem impulsatora lub układu pomocniczego.

CK	D	Q_{n-1}	Q_n
0	0		
0	1		
1	0		
1	1		
...	...		

Tab. 5. Tabela przejść przerzutnika D.

5.3.1. Łącząc wyjście \overline{Q} z wejściem D przerzutnika D przekształcić go do przerzutnika T. Sprawdzić działanie przerzutnika T podając na wejście zegarowe pojedyncze impulsy. Podłączyć na wejście przerzutnika, z generatora, sygnał prostokątny o częstotliwości 1kHz i sprawdzić na oscyloskopie zachowanie układu. Jaką funkcję spełnia przerzutnik T?

5.3.2. Sprawdzić i wyjaśnić działanie przerzutnika JK(7473). W tym celu do wejść J i K doprowadzić stany logiczne 0 i 1 a następnie wygenerować impuls zegarowy. Które zbocze sygnału zegarowego powoduje zmianę stanu przerzutnika? Jak zachowuje się przerzutnik JK-MS przy różnych kombinacjach sygnałów J i K? Wyniki obserwacji przedstawić w postaci tabeli i przebiegów czasowych.

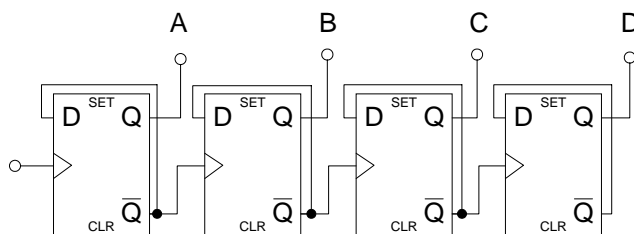
J	K	Q_{n-1}	Q_n
0	0		
0	1		
1	0		
1	1		
...	...		

Tab. 6. Tabela przejść przerzutnika JK-MS.

5.4. Badanie działania liczników.

Połączyć kaskadowo (łączyć wyjście \bar{Q} poprzedniego przerzutnika z wejściem T następnego) cztery przerzutniki T zmontowane z przerzutników D. Działanie układu sprawdzić, podając na jego wejście pojedyncze impulsy. Wyjściami licznika mają być wyjścia Q poszczególnych przerzutników interpretowane jako bity liczby binarnej: wyjście A= 2^0 , B= 2^1 , C= 2^2 i D= 2^3 . Jakie wartości liczbowe uzyskujemy po każdorazowym impulsie zegarowym?

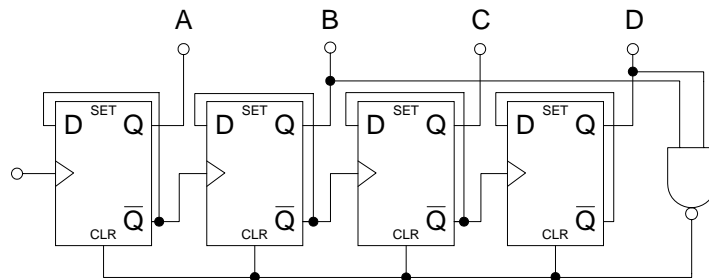
Zmodyfikować układ tak, aby wyjściami układu były wyjścia \bar{Q} poszczególnych przerzutników. Jaką funkcję realizuje tak powstały licznik? Jakie istnieją możliwe kombinacje połączenia kaskady? Zweryfikować działanie proponowanych układów.



Rys. 10. Czterobitowy asynchroniczny licznik binarny.

5.4.1. Konstrukcja asynchronicznego licznika modulo-N.

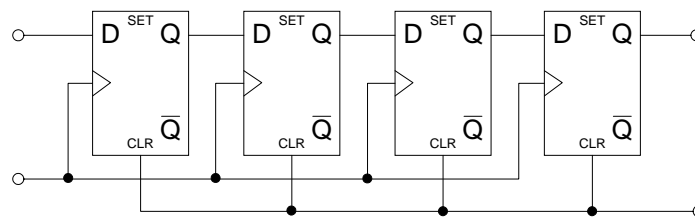
Korzystając z binarnego licznika scalonego 7493 zmontować i sprawdzić działanie licznika o podziale zadanym przez prowadzącego



Rys. 11. Asynchroniczny licznik modulo 10.

5.5. Rejestr przesuwny.

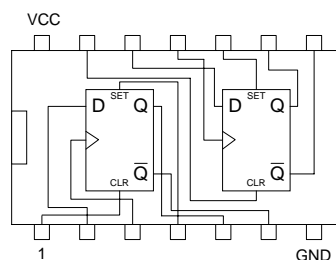
Korzystając ze scalonych przerzutników D (7474) zmontować i sprawdzić działanie prostego rejestru przesuwego. Wyzerować wszystkie przerzutniki. Do wejścia rejestru doprowadzić stan wysoki a następnie taktując wejście zegarowe obserwować wyjścia poszczególnych przerzutników. Powtórzyć test doprowadzając do wejścia rejestru stan niski.



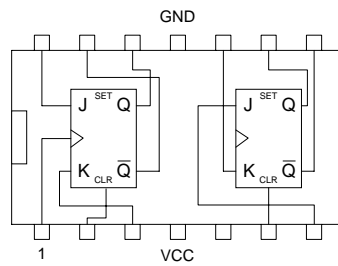
Rys. 12. Czterobitowy rejestr przesuwny.

5. Przyrządy

Konsolka cyfrowa, miernik uniwersalny, oscyloskop, układy scalone 7400, 7474, 7473



Rys. 13. Widok (od góry) układu scalonego 7474.



Rys. 14. Widok (od góry) układu scalonego 7473.

6. Literatura

P.Horowitz, W.Hill, „Sztuka elektroniki”, WKŁ 1995, ISBN 83-206-1128-8, Tom 2, str.45-53, 63-67.

R.Śledziwski, „Elektronika dla fizyków”, PWN 1982, ISBN 83-01-04076-9, str.177-181, 200-204.