

Bramki logiczne

1. Czas trwania: 3h

2. Cele ćwiczenia

- Badanie charakterystyk przejściowych inwertera, tranzystorowego, bramki 7400 i bramki 74132.

3. Wymagana znajomość pojęć

- stany logiczne Hi, Lo, stan zabroniony,
- tranzystor jako klucz elektroniczny,
- nasycenie i odcięcie tranzystora,
- tranzystorowo-diodowe bramki AND, OR, NOT,
- symbole bramek (AND, NAND, OR, NOR, XOR, XNOR, NOT, bufor),
- bramki z otwartym kolektorem i trójstanowe.

4. Wstęp

Algebra Boole'a operuje na zdaniach logicznych, którym można przypisać wartości: PRAWDA (1) i FAŁSZ (0). Zdefiniowane są również podstawowe operacje: suma logiczna (lub alternatywa, OR, +), iloczyn logiczny (lub koniunkcja, AND, \cdot) oraz negacja (lub NOT, $\bar{}$). Wygodnym jest także wprowadzenie dodatkowych operatorów logicznych (tabela 1). W praktyce inżynierskiej zamiast symboli operatorów wprowadza się pojęcie i odpowiednie symbole bramek logicznych (rys.1). Z praktycznego punktu widzenia najwygodniejszą jest branka NAND.

Podstawowe tożsamości algebry Boole'a

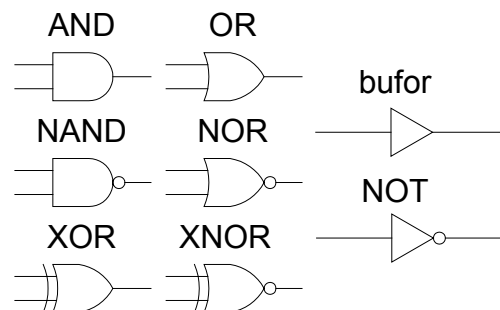
$a+0=a$	$a\cdot 0=0$
$a+1=1$	$a\cdot 1=a$
$a+a=a$	$a\cdot a=a$
$a+\bar{a}=1$	$a\cdot \bar{a}=0$
$a+b=b+a$	$a\cdot b=b\cdot a$
$a+(b+c)=(a+b)+c$	$a\cdot (b\cdot c)=(a\cdot b)\cdot c$
$a+b\cdot c=(a+b)\cdot (a+c)$	$a\cdot (b+c)=a\cdot b+a\cdot c$
$\overline{a+b}=\bar{a}\cdot \bar{b}$	$\overline{a\cdot b}=\bar{a}+\bar{b}$
$\overline{\bar{a}}=a$	

Tab. 1 Podstawowe tożsamości algebry Boole'a.

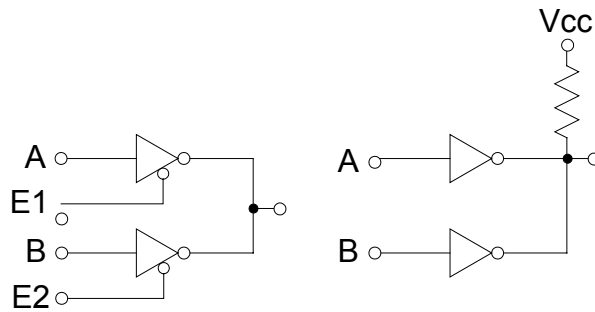
	AND	OR	NAND	NOR	XOR	XNOR
00	0	0	1	1	0	1
01	0	1	1	0	1	0
10	0	1	1	0	1	0
11	1	1	0	0	0	1

Tab. 2 Tabela prawdy dla podstawowych bramek.

Układy cyfrowe operują dyskretnymi poziomami napięcia reprezentującymi wartości logiczne 0 i 1. W praktyce napięcia te zawierają się w określonych przedziałach. Dla rodziny układów TTL zasilanych z napięcia $V_{CC}=5V$ zakresy te wynoszą dla stanu 0: 0..0.8V a dla stanu 1: 2..5V Zakres napięć 0.8..2V jest zakresem zabronionym (nie reprezentuje wartości logicznej). Układy cyfrowe podlegają zarówno prawom algebry Boole'a jak i prawom rządzącym układami elektrycznymi. Oprócz „zwykłych” bramek dostępne są bramki specjalne: z otwartym kolektorem (drenem) oraz bramki trójstanowe. Bramki trójstanowe posiadają dodatkowe wejście sterujące, które może odłączyć wyjście bramki od układu. Mówimy wtedy, że bramka znajduje się w stanie wysokiej impedancji (w stanie Z). Bramki z otwartym kolektorem nie posiadają wewnętrznego rezystora, który musi być dołączony z zewnątrz. Za pomocą bramek z otwartym kolektorem można realizować operacje OR „na drucie” (wired-or).

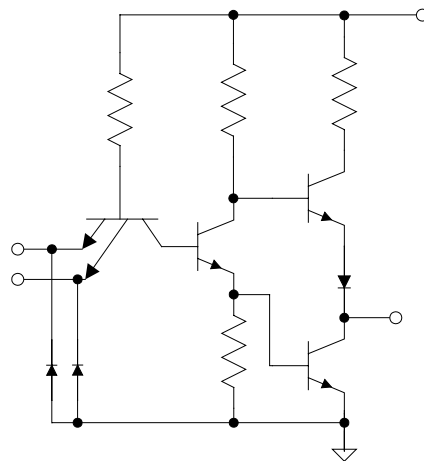


Rys. 1. Symbole podstawowych bramek logicznych.

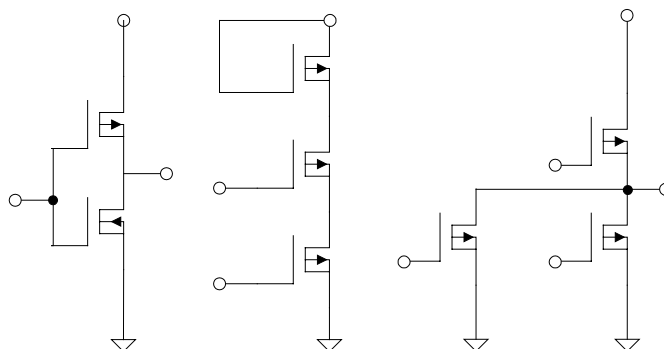


Rys. 2 Bramki trójstanowe i bramki z otwartym kolektorem.

Bramki logiczne realizowane są z układów tranzystorowych. W zależności o technologii wyróżniamy kilka rodzin układów. Pierwszą i najpopularniejszą jest rodzina układów bipolarnych 74xxx. Obecnie częściej wykorzystuje się układy tranzystorów polowych MOS (np. seria 74HCT lub CD4000).



Rys. 3 Schemat ideowy bramki 7400.



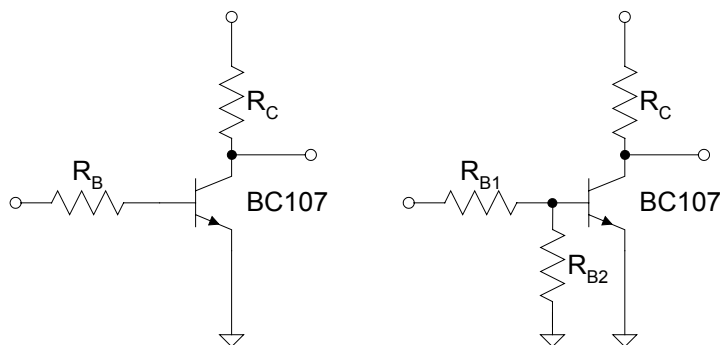
Rys. 4 Przykładowe realizacje bramek NOT, NAND i NOR w technologii MOS.

5. Zadania pomiarowe

5.1 Inwerter tranzystorowy.

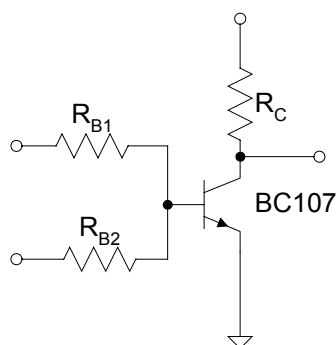
Zmontować układ z rys. 5. Przyjąć napięcie zasilania $V_{CC}=5V$, $R_B=51k\Omega$ i $R_C=10k\Omega$.

Zmieniając napięcie wejściowe zmierzyć napięcie wyjściowe. Wynik pomiaru przedstawić w postaci tabeli i wykresu. Jaki wpływ na charakterystykę przejściową ma dołączenie dodatkowego rezystora $R_{B2}=20k\Omega$ ($R_{B1}=51k\Omega$) w bazie tranzystora?



Rys. 5 Schemat inwertera tranzystorowego.

Zbadać jaką funkcję logiczną realizuje układ przedstawiony na rys. 6.



Rys. 6 Jaką funkcję realizuje ten układ?

5.2. Bramka NAND 7400.

Zmierzyć, metodą punkt po punkcie, charakterystykę przejściową bramki 7400. Wynik pomiaru zanotować w tabeli i przedstawić na wykresie.

U_{we} (V)	0.1	0.2	...	4.5	5.0
U_{wy} (V)					

Tab. 3. Charakterystyka przejściowa bramki 7400.

5.3. Bramka NAND 74132

Zmierzyć, metodą punkt po punkcie, charakterystykę przejściową bramki 74132. Napięcie wejściowe stopniowo zwiększać od 0 do 5V a następnie zmniejszać do 0V. Wynik pomiaru zanotować w tabeli i przedstawić na wykresie.

U_{we} (V)	0.1	0.2	...	4.5	5.0	4.5	...	0.2	0.1
U_{wy} (V)									

Tab. 4. Charakterystyka przejściowa bramki 74132.

5.3. Obserwacja oscyloskopem

- Do wejścia bramki 7400 i kanału A oscyloskopu przyłączyć z generatora sygnał prostokątny (z wyjścia TTL generatora) o częstotliwości np. 1kHz. Wyjście bramki przyłączyć do wejścia B oscyloskopu. Zaobserwować i skomentować wzajemne relacje pomiędzy obserwowanymi sygnałami. Co się stanie gdy na drugie wejście bramki przyłożony zostanie sygnał LO.
- Przy pomocy oscyloskopu tak ustawić generator aby na wyjściu otrzymać przebieg sinusoidalny o częstotliwości 1kHz, amplitudzie 2.5V z nałożonym stałym sygnałem 2.5V. Tak spreparowany sygnał podać do jednego z wejść bramki i kanału A oscyloskopu. Wyjście

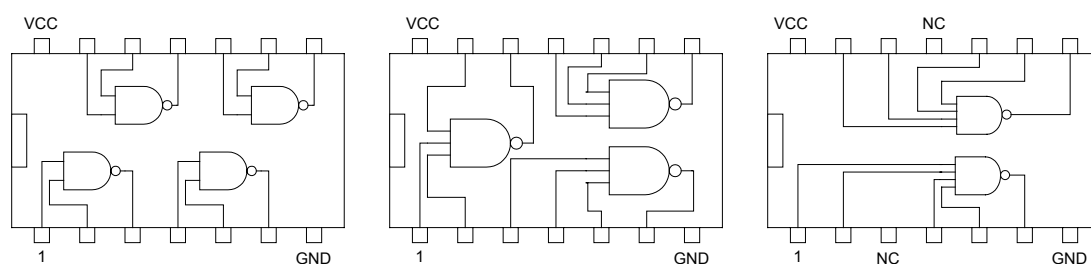
bramki przyłączyć do wejścia B oscyloskopu. Zaobserwować i skomentować wzajemne relacje pomiędzy obserwowanymi sygnałami.

7.3. Realizacja bramek AND, OR, NOR i XOR z bramek NAND.

Korzystając z praw de Morgan'a zaprojektować, zrealizować i zweryfikować działanie bramek AND, OR, NOR i XOR.

6. Przyrządy

Konsolka cyfrowa, miernik uniwersalny, oscyloskop, układy scalone TTL.



Rys. 7 Widok (z góry) układów scalonych 7400, 7410 i 7420.

7. Literatura

P.Horowitz, W.Hill, „Sztuka elektroniki”, WKŁ 1995, ISBN 83-206-1128-8, Tom 2, str.17-41,109-123.

R.Śledziewski, „Elektronika dla fizyków”, PWN 1982, ISBN 83-01-04076-9, str.172-177, 184-200.